

Docket No.: 2336-255

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :
Seung Wan CHAE : Confirmation No. -----
U.S. Patent Application No. ----- : Group Art Unit: -----
Filed: March 30, 2004 : Examiner: -----

For: GALLIUM NITRIDE (GaN)-BASED SEMICONDUCTOR LIGHT EMITTING DIODE
AND METHOD FOR MANUFACTURING THE SAME

CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims, in the present application, the priority of *Korean Patent Application No. 2003-70608, filed October 10, 2003*. The certified copy is submitted herewith.

Respectfully submitted,

LOWE HAUPTMAN GILMAN & BERNER, LLP



Randy A. Noranbrock
Registration No. 42,940

for:

Benjamin J. Hauptman
Registration No. 29,310

1700 Diagonal Road, Suite 310
Alexandria, Virginia 22314
(703) 684-1111 BJH/klb
Facsimile: (703) 518-5499
Date: March 30, 2004



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0070608
Application Number

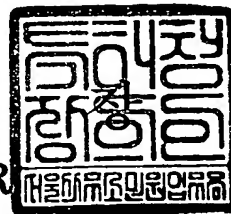
출원 년 월 일 : 2003년 10월 10일
Date of Application OCT 10, 2003

출원인 : 삼성전기주식회사
Applicant(s) SAMSUNG ELECTRO-MECHANICS CO., LTD.



2003 년 11 월 11 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서		
【권리구분】	특허		
【수신처】	특허청장		
【참조번호】	0006		
【제출일자】	2003. 10. 10		
【국제특허분류】	H01L 33/00		
【발명의 명칭】	질화갈륨계 반도체 발광 소자 및 그 제조방법		
【발명의 영문명칭】	GALLIUM NITRIDE BASED SEMICONDUCTOR LIGHT EMITTING DIODE AND METHOD OF PRODUCING THE SAME		
【출원인】			
【명칭】	삼성전기 주식회사		
【출원인코드】	1-1998-001806-4		
【대리인】			
【명칭】	특허법인씨엔에스		
【대리인코드】	9-2003-100065-1		
【지정된변리사】	손원 , 함상준		
【포괄위임등록번호】	2003-045784-9		
【발명자】			
【성명의 국문표기】	채승완		
【성명의 영문표기】	CHAE, Seung Wan		
【주민등록번호】	740529-1036311		
【우편번호】	151-802		
【주소】	서울특별시 관악구 남현동 1072-97		
【국적】	KR		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 특허법인씨엔에스 (인)		
【수수료】			
【기본출원료】	20	면	29,000 원
【가산출원료】	15	면	15,000 원



1020030070608

출력 일자: 2003/11/18

【우선권 주장료】	0	건	0	원
【심사청구료】	32	항	1,133,000	원
【합계】			1,177,000	원
【첨부서류】	1.	요약서·명세서(도면)_1통		

【요약서】**【요약】**

본 발명은 전극의 투과율을 개선함과 동시에 양질의 오믹접촉을 형성함으로써 휘도 특성 및 구동전압 특성을 개선시킨 반도체 발광소자 및 그 제조방법에 관한 것으로, 본 발명은 질화갈륨계 반도체 물질을 성장시키기 위한 기판과, 상기 기판 상에 형성되며 제1 도전성 질화갈륨계 반도체 물질로 이루어진 하부 클래드층과, 상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층과, 상기 활성층 상에 형성되며 제2 도전성 질화갈륨계 반도체 물질로 이루어진 상부 클래드층 및 상기 상부 클래드층 상에 형성되며, 수소저장합금으로 이루어진 합금층을 포함하는 질화갈륨계 반도체 발광소자를 제공한다. 본 발명에 따르면, 질화갈륨 반도체 발광소자의 휘도특성을 개선하고, 오믹 저항을 감소시켜 보다 우수한 특성을 갖는 오믹콘택을 형성할 수 있는 효과가 있다.

【대표도】

도 2

【색인어】

질화갈륨, 반도체 발광소자, 오믹콘택, 구동전압, 투과율, 휘도, 전극

【명세서】

【발명의 명칭】

질화갈륨계 반도체 발광 소자 및 그 제조방법{GALLIUM NITRIDE BASED SEMICONDUCTOR LIGHT
EMITTING DIODE AND METHOD OF PRODUCING THE SAME}

【도면의 간단한 설명】

도 1은 종래의 질화갈륨계 반도체 발광소자의 구조를 나타내는 단면도이다.

도 2는 본 발명의 일 실시형태에 따른 질화갈륨계 반도체 발광소자의 구조를 나타내는 단
면도이다.

도 3은 본 발명의 일 실시형태에 따른 질화갈륨 반도체 발광소자가 플립칩 본딩 방식으로
패키징된 일례를 도시한 예시도이다.

도 4a 내지 도 4d는 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법을 설명하기
위한 공정사시도이다.

도 5는 종래의 질화갈륨계 반도체 발광소자의 Ni/Au 층의 비접촉저항 및 본 발명의 합금
층/금속층의 비접촉저항을 비교한 실험 및 그 결과를 도시한 것이다.

도 6은 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자의 휘도와 본 발명에 따른
합금층/금속층을 사용한 질화갈륨계 반도체 발광소자의 휘도를 비교한 그래프이다.

도면의 주요부분에 대한 부호의 설명

31, 111 : 사파이어 기판 33, 113 : 하부 클래드층

34, 114 : 활성층 35, 115 : 상부 클래드층

37, 117 : 합금층 38, 118 : ITO층

41, 121 : 제1 전극 42, 122 : 제2 전극 ,

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<12> 본 발명은 질화갈륨계 반도체 발광 소자에 관한 것으로, 보다 상세하게는 전극의 투과율을 개선함과 동시에 양질의 오믹접촉을 형성함으로써 양호한 휘도 특성을 가지며 낮은 구동전압에서 작동하는 반도체 발광소자 및 그 제조방법에 관한 것이다.

<13> 근래에 새로운 영상정보를 전달매체로 부각되고 있는 LED(발광소자) 전광판은 초기에는 단순 문자나 숫자정보로 시작하여 현재는 각종 CF 영상물, 그래픽, 비디오 화면 등 동화상을 제공하는 수준까지 이르게 되었다. 색상도 기존 단색의 조잡한 화면 구현에서 적색과 황록색 LED등으로 제한된 범위의 색상 구현을 했었고, 최근에는 질화갈륨(GaN)계의 반도체를 이용한 고휘도 청색 LED가 등장함에 따라 적색, 황록색, 청색을 이용한 총천연색 표시가 비로소 가능하게 되었다. 그러나 황록색 LED가 적색 LED, 청색 LED보다 휘도가 낮고 발광 파장이 565nm 정도로 빛의 삼원색에서 필요한 파장의 녹색이 아니기 때문에 자연스러운 총천연색 표현은 불가능하였으나, 이후, 자연스러운 총천연색 표시에 적합한 파장 525nm 고휘도 순수 녹색 질화갈륨계 반도체 LED를 생산함으로써 해결되었다.

- <14> 이와 같은 질화갈륨계 화합물 반도체 발광소자는 일반적으로 절연성 기판인 사파이어 기판 상에서 성장될 수 있으므로, GaAs계 발광소자와 같이 기판의 배면에 전극을 설치할 수 없으며, 두 전극 모두를 결정 성장된 반도체층 측에 형성해야 한다. 이러한 종래의 질화갈륨계 발광소자의 구조가 도 1에 예시되어 있다.
- <15> 도 1을 참조하면, 질화갈륨계 발광소자(20)는 사파이어 성장 기판(11)과 상기 사파이어 성장 기판(11) 상에 순차적으로 형성된 제1 도전형 반도체 물질의 하부 클래드층(13), 활성층(14) 및 제2 도전형 반도체 물질의 상부 클래드층(15)을 포함한다.
- <16> 상기 하부 클래드층(13)은 n형 GaN층(13a)과 n형 AlGaN층(13b)으로 이루어질 수 있으며, 상기 활성층(14)은 다중양자우물(Multi-Quantum Well)구조의 언도프 InGaN층으로 이루어질 수 있다. 또한, 상기 상부 클래드층(15)은 p형 GaN층(15a)과 p형 AlGaN층(15b)으로 구성될 수 있다. 일반적으로, 상기 반도체 결정층(13, 14, 15)은 MOCVD(Metal Organic Chemical Vapor Deposition)법 등의 공정을 이용하여 성장될 수 있다. 이 때, n형 GaN층(13a)을 성장하기 전에 사파이어 기판(11)과의 격자정합을 향상시키기 위해, AlN/GaN와 같은 버퍼층(미도시)을 미리 형성할 수도 있다.
- <17> 앞서 설명한 바와 같이, 상기 사파이어 기판(11)은 전기적 절연성 물질이므로, 두 전극을 모두 상면에 형성하기 위해, 소정의 영역에 해당하는 상부 클래드층(15)과 활성층(14)을 예

칭하여 하부 클래드층(13), 보다 구체적으로는 n형 GaN층(13a)의 일부 상면을 노출시키고, 그 노출된 n형 GaN(13a)층 상면에 제1 전극(21)을 형성한다.

<18> 한편, 상기 p형 GaN층(15a)은 상대적으로 높은 저항을 갖고 있으므로, 통상의 전극으로 오믹콘택(Ohmic Contact)을 형성할 수 있는 추가적인 층이 요구된다. 이를 위해, 미국특허번호 5,563,422호(출원인 : 일본 니치아, 등록공고일 : 1996.10.08)에서는, p형 GaN층(15a)의 상면에 제2 전극(22)을 형성하기 전에, 오믹콘택을 형성하기 위해 Ni/Au로 구성된 투명전극을 형성하는 방안을 제시한다. 상기 투명전극(18)은 전류주입면적을 증가시키면서도 오믹콘택을 형성하여 순방향 전압(V_f)을 저하시킬 수 있는 효과가 있다. 그러나, Ni/Au로 구성된 투명전극(18)은 열처리 과정을 이용하여 처리되더라도 약 60% 내지 70%의 낮은 투과율을 보인다. 이러한 낮은 투과율은, 발광소자를 이용하여 와이어 본딩으로 패키지를 구현할 때에, 전체 발광효율을 저하시키게 된다.

<19> 이러한 낮은 투과율 문제를 극복하기 위해, Ni/Au층을 대신하여 투과율이 약 90% 이상인 것으로 알려진 ITO(Indium Tin Oxide)층을 형성하는 방안이 제안되고 있다. 하지만, ITO는 GaN 결정에 대해 접착력이 약할 뿐만 아니라 p형 GaN의 일함수는 7.5eV인데 반해 ITO의 일함수는 4.7~5.2eV이므로, ITO를 p형 GaN층에 직접 증착하는 경우에, 오믹 콘택이 형성되지 않는다. 따라서, 일함수의 차이를 완화시켜 오믹콘택을 형성하기 위해서, 종래에는 상기 p-GaN 위에 Zn 등의 일함수가 낮은 물질을 도핑하거나 C를 하이(high) 도핑하여 p-GaN의 일함수를 감소시켜 ITO의 증착을 시도하였다. 그러나, 도프된 Zn 또는 C는 높은 이동성을 갖고 있어, 장기간 사용

시에 p형 GaN층에 확산될 수 있으며, 이로 인해 소자의 신뢰성을 저하시키는 문제점이 존재한다.

<20> 따라서, 당 기술분야에서는 GaN 발광소자의 전극을 형성하기 위해 높은 투과율을 유지하는 것과 동시에 p-GaN층과 전극간의 양호한 오믹콘택을 형성할 수 있는 질화갈륨계 반도체 발광 소자 및 그 제조방법이 요구되고 있는 실정이다.

【발명이 이루고자 하는 기술적 과제】

<21> 본 발명은 상술한 문제점을 해결하기 위해 안출된 것으로, 그 목적은 높은 투과율을 가짐과 동시에 p형 GaN층과의 접촉저항 문제를 개선한 전극이 형성되는 질화갈륨계 반도체 발광 소자를 제공하는데 있다.

<22> 또한, 본 발명의 다른 목적은 상기 질화갈륨계 반도체 발광소자를 제조하기 위한 방법을 제공하는데 있다.

【발명의 구성 및 작용】

<23> 상기 목적을 달성하기 위해 본 발명은,

<24> 질화갈륨계 반도체 물질을 성장시키기 위한 기판과, 상기 기판 상에 형성되며 제1 도전성 질화갈륨계 반도체 물질로 이루어진 하부 클래드층과, 상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층과, 상기 활성층 상에 형성되며

제2 도전성 질화갈륨계 반도체 물질로 이루어진 상부 클래드층 및 상기 상부 클래드층 상에 형성되며, 수소저장합금으로 이루어진 합금층을 포함하는 질화갈륨계 반도체 발광소자를 제공한다.

<25> 상기 합금층은, Mn 계열 수소저장합금, La 계열 수소저장합금, Ni 계열 수소저장합금 및 Mg 계열 수소저장합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어지는 것이 바람직하다. 특히, 상기 Mn 계열 수소저장합금은 MnNiFe 또는 MnNi이고, 상기 La 계열 수소저장합금은 LaNi₅이며, 상기 Ni 계열 수소저장합금은 ZnNi, MgNi이고, 상기 Mg 계열 수소저장합금은 ZnMg일 수 있으며, 그 두께는 10Å 내지 100Å임이 바람직하다.

<26> 또한, 본 발명의 바람직한 실시형태는, 상기 합금층 상에 형성되며, Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제1 금속층을 더 포함할 수 있으며, 상기 제1 금속층은 100Å 이하의 두께를 가지며, 상기 제1 금속층의 두께는 합금층의 두께와 동일하거나 그보다 두꺼운 것이 바람직하다.

<27> 한편, 본 발명의 다른 실시형태는, 상기 합금층 상에 형성되며, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층을 더 포함할 수 있으며, 상기 제2 금속층의 두께는 500Å 내지 10000Å일 수 있다.

- <28> 또한, 본 발명은 상기 질화갈륨계 반도체 발광소자를 제조하는 방법을 제공한다. 상기 질화갈륨계 반도체 발광소자의 제조방법은,
- <29> 질화갈륨계 반도체 물질을 성장시키기 위한 기판을 마련하는 단계와, 상기 기판 상에 제1 도전형 질화갈륨계 반도체 물질로 하부 클래드층을 형성하는 단계와, 상기 하부 도전형 클래드층 상에 언도프된 질화갈륨계 반도체 물질로 활성층을 형성하는 단계와, 상기 활성층 상에 제2 도전형 질화갈륨계 반도체 물질로 상부 클래드층을 형성하는 단계와, 상기 적어도 상부 클래드층과 활성층의 일부영역을 제거하여 상기 하부 클래드층의 일부를 노출시키는 단계 및 상기 상부 클래드층 상면에 수소저장합금으로 이루어진 합금층을 형성하는 단계를 포함한다.
- <30> 상기 합금층을 형성하는 단계는, 상기 상부 클래드층 상에 합금층을 전자빔 증발법(E-beam evaporator)에 의해 성장시키는 단계임이 바람직하다.
- <31> 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법은 상기 상부 클래드층 표면을 400℃ 이하의 온도에서 UV 처리, 플라즈마 처리 또는 열처리하는 단계를 더 포함할 수 있으며, 상기 합금층 상에, Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제1 금속층을 형성하는 단계를 더 포함하거나, 상기 합금층 상에, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층을 형성하는 단계를 더 포함할 수 있다.
- <32> 상기 제1 금속층은, 상기 합금층 상에 100 Å 이하의 두께로 전자빔 증발법에 의해 성장시키는 것이 바람직하며, 상기 제1 금속층의 두께가 상기 합금층의 두께와 동일하거나 그보다

두꺼운 것이 바람직하다. 또한, 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법은, 상기 합금층 및 제1 금속층을 열처리하는 단계를 더 포함하고, 상기 열처리는 200℃ 이상의 온도로 적어도 10초 동안 이루어지는 것이 바람직하다.

<33> 한편, 상기 제2 금속층은, 상기 합금층 상에, 500Å 내지 10000Å의 두께로 전자빔 증발법에 의해 성장시키는 것이 바람직하다. 또한, 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법은, 상기 합금층 및 제2 금속층을 열처리하는 단계를 더 포함하고, 상기 열처리는 200℃ 이상의 온도로 적어도 10초 동안 이루어지는 것이 바람직하다.

<34> 이하, 첨부된 도면을 참조하여, 본 발명에 따른 질화갈륨계 반도체 발광소자에 대해 보다 상세하게 설명하기로 한다.

<35> 도 2는 본 발명의 일 실시형태에 따른 질화갈륨계 반도체 발광소자의 구조를 나타내는 단면도이다. 도 2를 참조하면, 질화갈륨계 반도체 발광소자(40)는, 질화갈륨계 반도체 물질의 성장을 위한 사파이어 기판(31)과, 상기 사파이어 기판(31) 상에 순차적으로 형성된 제1 도전형 반도체 물질의 하부 클래드층(33)과, 활성층(34)과, 제2 도전형 반도체 물질의 상부 클래드층(35)과, 수소저장 합금으로 이루어진 합금층(37)을 포함한다.

<36> 제1 도전형 반도체 물질로 이루어진 상기 하부 클래드층(33)은 n형 GaN층(33a)과 n형 AlGaN층(33b)으로 이루어질 수 있으며, 상기 활성층(34)은 다중양자우물구조(Multi-Quantum

Well)의 언도프 InGaN층으로 이루어질 수 있다. 또한, 제2 도전형 반도체 물질로 이루어진 상기 상부 클래드층(35)은 p형 GaN층(35a)과 p형 AlGaN층(35b)으로 구성될 수 있다. 일반적으로 상기 반도체 결정층(33, 34, 35)은 MOCVD(Metal Organic Chemical Vapor Deposition)법 등의 공정을 이용하여 성장될 수 있다. 이 때, n형 GaN층(13a)을 성장하기 전에 사파이어 기판(11)과의 격자정합을 향상시키기 위해, AlN/GaN와 같은 버퍼층(미도시)을 미리 형성할 수도 있다.

<37> 소정의 영역에 해당하는 상부 클래드층(35)과 활성층이 제거된 영역에 상기 하부 클래드층의 상면 일부가 노출된다. 그 노출된 하부 클래드층(33), 특히 도 2에서 n형 GaN층(33a)의 상면에 제1 전극(41)이 배치된다.

<38> 또한, 제2 전극(42)은 금속층(38) 상에 형성된다. p형 GaN층(35a)은 n형 GaN층(33a)에 비해 상대적으로 높은 저항과 큰 일함수(약 7.5eV)를 가지므로, 상기 p형 GaN층(35a)과 제2 전극(42) 사이에 오믹콘택을 형성함과 동시에 일정 수준의 투과율을 유지하기 위해, 합금층(37) 및 금속층(38)을 추가적으로 형성한다. 본 발명에서 채용되는 합금층(37)은 Mn 계열 수소저장합금, La 계열 수소저장합금, Ni 계열 수소저장합금 및 Mg 계열 수소저장합금으로 구성된 그룹으로부터 선택된 일 합금으로 구성된다. 상기 Mn 계열 수소저장합금은 MnNiFe 또는 MnNi일 수 있으며, 상기 La 계열 수소저장합금은 LaNi₅일 수 있으며, 상기 Ni 계열 수소저장합금은 ZnNi, MgNi일 수 있으며, 상기 Mg 계열 수소저장합금은 ZnMg일 수 있다.

<39> 일반적으로 수소저장합금은, 수소와 화학적으로 반응하여 금속의 표면에 수소를 흡착시킬 수 있는 합금으로 수소흡수 저장합금이라고도 한다. 이 수소저장합금은 온도를 낮추거나 압력을 높여주면, 수소를 흡수하여 금속 수소 화합물로 되고 그와 동시에 열을 방출하며, 반대로 온도를 올리거나 압력을 낮추면 다시 수소를 방출하고 열을 흡수하는 성질을 가진 금속 재료이다.

<40> 본 발명에서 사용되는 수소저장 합금은 Mn 계열 수소저장합금, La 계열 수소저장합금, Ni 계열 수소저장합금 및 Mg 계열 수소저장합금으로 상기 합금층(37)을 형성한다. 상기 합금층(37)에서는, 수소저장합금의 특성을 이용하여, 상기 p형 GaN층(35a)의 표면에 존재하는 수소이온을 흡수하여 상기 p형 GaN의 불순물로 사용되는 Mg와 상기 수소이온과의 결합을 방지한다.

<41> 상기 p형 GaN층(35a)은 Mg를 불순물로 사용하여 매우 낮은 농도로 도프된다. 특히, 상기 p형 GaN층(35a)의 표면에 존재하는 수소이온과 상기 불순물 Mg가 서로 결합하여 Mg의 농도는 더욱 감소된다. 이로 인해 상기 p형 GaN층의 오믹 저항은 더욱 증가하게 된다. 본 발명에서는, 상기 합금층(37)을 형성하는 MnNiFe 또는 MnNi 등의 Mn 계열 수소저장합금, LaNi₅ 등의 La 계열 수소저장합금, NiZn, MgNi 등의 Ni 계열 수소저장합금 또는 ZnMg 등의 Mg 계열 수소저장합금을 약 10Å 내지 100Å의 두께로 상기 p형 GaN층 상면에 증착한 후 열처리를 하면, 상기 수소 저장 합금이 p형 GaN층 표면의 수소를 흡수하여 수소와 p형 GaN층 내의 불순물인 Mg와의 결합을 방지함으로써 p형 GaN층 표면의 Mg(불순물)를 활성화시킴으로써 오믹 저항을 감소시키게 된다. 상기 합금층(37)은 투과율이 낮으므로, 전체 투과율의 저하를 방지하기 위해, 상기 합금

층(37)은 바람직하게는 약 100Å 이하의 두께로 형성되고, 보다 바람직하게는 약 50Å의 두께로 형성되며, 충분한 수소이온의 흡수를 위해 10Å 이상의 두께로 형성되는 것이 바람직하다.

<42> 또한, 본 발명에 따른 질화갈륨계 반도체 발광소자는 수소저장합금을 이용하여 형성된 상기 합금층 상면에 금속층(38)을 형성할 수 있다. 상기 금속층은 반도체 발광소자의 패키징 방법에 따라 두 가지 경우로 형성될 수 있다. 먼저, 일반적인 와이어 본딩 방식으로 패키징 되는 반도체 발광소자에서는 상기 합금층 상에, Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제1 금속층을 형성할 수 있다. 다음으로, 플립칩 본딩 방식으로 패키징 되는 반도체 발광소자에서는 상기 합금층 상에, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층을 형성할 수 있다. 도 2에서는 상기 제1 금속층 및 제2 금속층을 구별하지 않고 도면부호 38번으로 표현하였다.

<43> 먼저, 제1 금속층(38) 역시 오믹 콘택을 보다 개선하고, 양호한 전류 확산을 위해 사용되는 것으로, 상기 합금층 상면에 Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속을 사용하여 형성된다. 상기 합금층(37)은 투과율의 저하를 방지하기 위해 바람직하게는 약 100Å 이하의 두께로 형성되며, 보다 바람직하게는 약 50Å의 두께로 형성된다. 또한, 상기 제1 금속층(38)의 두께는 상기 합금층(37)의 두께와 실질적으로 동일하거나 보다 두꺼운 것이 바람직하다. 상기 제1 금속층(38) 및 합금층(37)의 두께에 대해서는 하기에 보다 상세히 설명하기로 한다.

<44> 한편, 상기 제2 금속층(38)은 반도체 발광소자는 플립칩 본딩 방식으로 다른 회로기판 또는 리드프레임에 실장되는 경우에 형성되는 것으로, Rh, Al 및 Ag으로 구성된 그룹으로부터 선택된 일 금속을 사용하여 이루어진다. 플립칩 본딩 방식이 채용된 본 발명에 따른 질화갈륨계 반도체 발광소자를 패키징한 일례가 도 3에 도시되어 있다. 도 3에 도시된 바와 같이 본 발명에 따른 질화갈륨계 반도체 발광소자(40')는 다른 회로기판(51) 상면에 형성된 금속 패턴(52) 상에 범프(53)를 사용하여 그 전극(41, 42)이 직접 연결되며 활성층(34)에서 생성된 빛은 반사막의 역할을 하는 상기 제2 금속층(38)에 반사되어 사파이어 기판(31) 쪽으로 방출된다. 이와 같이, 플립칩 본딩 방식을 채용하는 경우, 생성되는 청색광이 사파이어 기판(31) 쪽으로 방출되며 이 때, 상기 금속층(38)은 반사막의 역할을 하는 Rh, Al 및 Ag으로 구성된 그룹으로부터 선택된 일 금속을 사용하여 형성된다. 이 때, 상기 금속층(38)의 두께는 충분한 반사를 이루기 위해 상기 제1 금속층보다 두꺼운 500Å 내지 1000Å의 두께를 갖는 것이 바람직하다. 이하의 설명에서 '금속층'이라는 용어는 상기 제1 금속층 및 제2 금속층을 모두 포함하여 지칭하는 것으로 한다.

<45> 도 4a 내지 도 4d는 본 발명에 따른 질화갈륨계 반도체 발광소자의 제조방법을 설명하기 위한 공정 사시도이다.

<46> 우선, 도 4a와 같이 질화갈륨계 반도체 물질을 성장시키기 위한 기판(111)에 제1 도전형 반도체 물질로 구성된 하부 클래드층(113)과 활성층(114) 및 제2 도전형 반도체 물질로 구성된 상부 클래드층(115)을 순차적으로 형성한다. 상기 성장용 기판(111)은 사파이어 기판일 수 있

으며, 상기 하부 클래드층(113) 및 상부 클래드층(115)은 도 2에 도시된 실시형태와 같이 각각 GaN층과 AlGaN층으로 형성될 수 있으며, MOCVD 공정으로 형성될 수 있다.

<47> 이어, 도 4b와 같이 상기 하부 클래드층(113)의 일부영역(113a)이 노출되도록 상기 적어도 상부 클래드층(115)과 활성층(114)의 일부를 제거한다. 상기 하부 클래드층(113)의 노출된 영역(113a)은 전극이 형성될 영역으로 마련된다. 본 제거공정에 따른 구조물의 형상은 전극을 형성하고자 하는 위치에 따라 다양한 형태로 변경될 수 있으며 전극형상 및 크기도 다양하게 변형될 수 있다. 예를 들어, 본 공정은 한 모서리에 접하는 영역을 제거하는 방식으로도 구현될 수도 있으며, 전류 밀도를 분산시키기 위해서, 전극의 형상도 변을 따라 연장된 구조로 형성될 수 있다.

<48> 다음으로, 도 4c와 같이, 상기 상부 클래드층(115) 상에 순차적으로 합금층(117) 및 금속층(118)을 형성한다. 본 발명에서, 상기 합금층(117)은 오믹콘택 형성을 위해 Mn 계열 합금, La 계열 합금, Ni 계열 및 Mg 계열 합금으로 구성된 그룹으로부터 선택된 일 합금으로 구성된다. 앞서 설명한 바와 같이 상기 Mn 계열 합금은 MnNiFe 또는 MnNi일 수 있으며, 상기 La 계열 합금은 LaNi₅일 수 있으며, 상기 Ni 계열 합금은 ZnNi, MgNi일 수 있으며, 상기 Mg 계열 합금은 ZnMg일 수 있다. 또한, 상기 금속층(118)은 Au, Pt, Ir, Ta, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진다. 이러한 합금층(117) 및 금속층(118)은 수소이온에 의한 접촉저항 증가를 방지하기 위해 전자빔 증발법(E-beam evaporator)으로 실시하는 것이 바람직하다. 한편, 상기 합금층(117)을 형성하기 이전에 상기 상부 클래드층(115)의 표면에 존재하

는 수소이온을 제거하기 위해 상기 상부 클래드층(115) 표면을 400℃ 이하의 온도에서 UV 처리, 플라즈마 처리 또는 열처리하는 것이 바람직하다.

<49> 이 때, 상기 합금층 및 금속층은 메쉬 형상으로 형성될 수 있다. 상기 합금층 및 금속층을 메쉬 형상으로 형성하는 경우에는, 도 4b와 같이 마련된 상부 클래드층의 상면에 원하는 메쉬 형상의 역상인 역 메쉬상으로 포토레지스트를 패터닝하고, 이어 상기 상부 클래드층 상에 메쉬형상의 합금층 및 금속층을 순차적으로 증착한 후, 리프트 오프(lift-off) 공정을 통해 포토레지스트를 제거하는 과정을 통해 메쉬 형상의 합금층 및 금속층을 형성할 수 있다. 그러나, 앞서 설명한 바와 같이, 메쉬 형태의 합금층과 금속층을 형성하는 실시형태는 본 발명에 따른 질화갈륨계 반도체 발광 소자를 한정하지 않는다.

<50> 최종적으로, 도 4d와 같이 상기 하부 클래드층(113)의 일부가 노출된 영역(113a)과 상기 금속층(118)의 상부에 각각 제1 전극(121)과 제2 전극(122)을 형성한다. 도 3d의 전극형성 공정 전에, 오믹 콘택 및 투과율 등의 특성 향상을 위해 상기 합금층(117) 및 금속층(118)을 열처리하는 단계를 추가적으로 실행할 수 있다. 이러한 합금층(117) 및 금속층(118)의 열처리는, 대기(air) 분위기에서 약 200℃ 이상의 온도로 적어도 30초 동안 실시하는 것이 바람직하다.

<51> 앞서 설명한 바와 같이, 상기 합금층(117)은 수소의 흡수를 용이하게 하기 위해 10Å 이상의 두께를 가지며, 투과율을 저하를 방지하기 위해 100Å 이하의 두께를 갖는 것이 바람직하며, 상기 금속층(118)이 Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일금속인 제1 금속층

인 경우에는 투과율의 저하를 방지하기 위해 그 두께가 100 Å 이하인 것이 바람직하다. 이 때, 상기 제1 금속층의 두께는 상기 합금층(117)의 두께와 실질적으로 동일하거나 그보다 두꺼운 것이 바람직하다. 또한 상기 금속층(118)이 Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층인 경우, 상기 제2 금속층은 반사막의 역할을 하는 것으로 500 Å 내지 10000 Å의 두께로 형성되는 것이 바람직하다.

<52> 상기 합금층(117)과 제1 금속층의 두께에 따른 특성을 설명하기 위해, 하기 표 1은 상기 합금층(117)과 제1 금속층의 두께 비 및 상기 열처리 온도를 변화시키면서 오믹콘택 및 투과율의 특성을 측정한 결과를 나타낸다. 하기 표 1에 나타나는 실험에서, 상기 합금층(117)에는 LaNi_5 를 사용하였고, 상기 제1 금속층에는 Au가 사용되었다.

<53>

【표 1】

두께(A)	열처리온도(℃)	구동전압(V)	휘도(mcd)
50/80	450	2.87	7.19
	500	2.87	6.68
	550	2.87	9
50/50	450	2.88	9.79
	500	2.88	9.11
	550	2.88	9.39
50/25	450	3.58	4.33
	500	3.61	3.27
	550	3.88	3.77

<54> 상기 표 1을 참조하면, 합금층(117)의 두께가 제1 금속층의 두께보다 두꺼운 경우, 현저하게 높은 구동전압을 나타내었고, 휘도 역시 현저히 낮았다. 이는 상기 실험에서 사용된 열처리 온도의 조건이 오믹 콘택을 형성하기에 충분하지 않으며, 충분한 산화(oxidation)가 이루어지지 않음으로써 빛의 투과율이 낮아지기 때문이다. 그리고, 제1 금속층의 두께가 합금층(117)의 두께보다 두꺼운 경우에, 구동 전압에는 변동이 없으나, 휘도가 낮게 측정되었다. 이는 제1 금속층의 두께가 80Å으로 다소 두꺼워 투과율이 저하되었기 때문이다. 한편, 상기 합금층(117) 및 제1 금속층의 두께가 모두 50Å일 때, 구동전압 및 휘도의 특성이 가장 좋은 것으로 나타났다. 즉, 상기 합금층(117) 및 제1 금속층(118)의 두께 비가 1:1인 경우에 가장 양호한 오믹접촉 및 투과율을 갖는 것으로 나타났다. 따라서, 상기 제1 금속층의 두께는, 상기 합금층

(117)의 두께와 실질적으로 동일하거나 그 보다 두꺼운 것이 바람직하며, 그 두께비가 1:1인 것이 가장 바람직하다.

<55> 도 5는 종래의 질화갈륨계 반도체 발광소자의 Ni/Au 층의 비접촉저항(specific contact resistance) 및 본 발명의 합금층/금속층(특히, LaNi₅/Au층)의 비접촉저항을 비교한 실험 및 그 결과를 도시한 것이다. 도 4a는 비접촉저항의 측정에 사용된 TLM(Transmission Length Mode) 패턴으로, p-GaN 웨이퍼에 Ni/Au 및 본 발명에 따른 합금층/금속층을 도 5a에 도시된 것과 같이 패턴 형성하여 각 패턴 간격간의 저항을 측정하는 실험을 하였다. 그 결과는 도 5b에 나타난다.

<56> 도 5b는 상기 도 5a와 같은 TLM 패턴을 사용한 실험 중 선형성(linearity)이 우수한 10 μm 내지 30 μm 구간의 저항을 도시한 것이다. 도 5b에 도시된 것과 같이 본 발명에 따른 합금층/금속층의 저항(63)이 종래의 Ni/Au 저항(61)보다 작은 것을 알 수 있다. 도 5b에 도시된 저항 값을 토대로 산출된 Ni/Au 층의 비접촉저항 및 본 발명의 합금층/금속층의 비접촉저항을 비교한 그래프가 도 5c에 도시되어 있다.

<57> 도 5c를 참조하면, 본 발명에 따른 합금층/금속층의 비접촉저항(67)은 약 $5.7 \times 10^{-5} \Omega$ 으로, 종래의 Ni/Au층의 비접촉저항(65)인 약 $7.4 \times 10^{-5} \Omega$ 보다 우수하게 나타났다. 이와 같이, 비접촉저항이 종래에 사용되는 Ni/Au층보다 작기 때문에 보다 양호한 오믹콘택이 형성되어 전류 주입 특성이 개선되고, 구동전압이 감소하는 효과가 있다.

<58> 도 6은 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자의 휘도와 본 발명에 따른 합금층/금속층을 사용한 질화갈륨계 반도체 발광소자의 휘도를 비교한 그래프이다. 도 6에 도시된 실험에서 상기 합금층은 LaNi_5 를 사용하였고, 상기 금속층에는 Au를 사용하였다. 도 6a는 500°C 의 동일한 열처리 온도에서 합금층/금속층의 두께를 변화시키면서 측정한 휘도를 도시한 그래프이다. 도 6a에 나타난 바와 같이 합금층/금속층의 두께가 $50\text{\AA}/25\text{\AA}$ 일 때(72a)에는 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자(70a)보다 휘도가 다소 떨어졌으며, 합금층/금속층의 두께가 $50\text{\AA}/80\text{\AA}$ 일 때(76a)에는 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자(70a)와 대등한 휘도를 보였다. 그러나, 본 발명의 가장 바람직한 실시형태인 합금층/금속층의 두께가 $50\text{\AA}/50\text{\AA}$ 인 경우(74a)에는 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자(70a)보다 현저하게 높은 휘도를 나타내었다.

<59> 도 6b는 합금층/금속층의 두께를 $50\text{\AA}/50\text{\AA}$ 으로 유지시킨 상태에서 열처리 온도를 변화시켰을 때 휘도를 측정한 그래프이다. 열처리 온도가 450°C (72b), 500°C (74b), 550°C (76b)인 경우 모두 종래의 Ni/Au층을 사용한 질화갈륨계 반도체 발광소자(70b)보다 높은 휘도 특성을 나타내었다. 따라서, 본 발명에 의하면, 종래의 질화갈륨계 반도체 발광소자 보다 높은 휘도 특성을 갖는 반도체 발광소자의 제작이 가능하다.

<60> 본 발명은 상술한 실시형태 및 첨부된 도면에 의해 한정되는 것이 아니고, 첨부된 청구범위에 의해 한정하고자 하며, 청구범위에 기재된 본 발명의 기술적 사상을 벗어나지 않는 범

위 내에서 다양한 형태의 치환, 변형 및 변경이 가능하다는 것은 당 기술분야의 통상의 지식을 가진 자에게는 자명할 것이다.

【발명의 효과】

<61> 상술한 바와 같이, 본 발명에 따르면, 종래의 Ni/Au를 사용한 질화갈륨계 반도체 발광소자에 비해 높은 휘도를 갖는 반도체 발광소자의 제작이 가능하다. 또한, Mn 계열 합금, La 계열 합금, Ni 계열 및 Mg 계열 합금으로 구성된 그룹으로부터 선택된 일 합금과 같은 수소 저장 합금으로 이루어진 합금층을 p형 GaN층 상에 형성하여 p형 GaN층의 불순물인 Mg와 수소와의 결합을 방지함으로써, 상기 불순물 Mg를 활성화시킴으로써 오믹 저항을 감소시켜 보다 우수한 특성을 갖는 오믹콘택을 형성할 수 있는 효과가 있다.

【특허청구범위】**【청구항 1】**

질화갈륨계 반도체 물질을 성장시키기 위한 기판;

상기 기판 상에 형성되며 제1 도전성 질화갈륨계 반도체 물질로 이루어진 하부 클래드층;

상기 하부 클래드층의 일부 영역에 형성되며, 언도프된 질화갈륨계 반도체 물질로 이루어진 활성층;

상기 활성층 상에 형성되며 제2 도전성 질화갈륨계 반도체 물질로 이루어진 상부 클래드층; 및

상기 상부 클래드층 상에 형성되며, 수소저장합금으로 이루어진 합금층을 포함하는 질화갈륨계 반도체 발광소자.

【청구항 2】

제1항에 있어서, 상기 합금층은,

Mn 계열 수소저장합금, La 계열 수소저장합금, Ni 계열 수소저장합금 및 Mg 계열 수소저장합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어지는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 3】

제2항에 있어서,

상기 Mn 계열 수소저장합금은 MnNiFe 또는 MnNi임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 4】

제2항에 있어서,

상기 La 계열 수소저장합금은 LaNi_5 임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 5】

제2항에 있어서,

상기 Ni 계열 수소저장합금은 ZnNi , MgNi 임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 6】

제2항에 있어서,

상기 Mg 계열 수소저장합금은 ZnMg 임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 7】

제1항에 있어서,

상기 합금층은 10\AA 내지 100\AA 의 두께를 갖는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 8】

제1항에 있어서,

상기 합금층 상에 형성되며, Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제1 금속층을 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 9】

제8항에 있어서,

상기 제1 금속층은 100Å 이하의 두께를 갖는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 10】

제8항에 있어서,

상기 제1 금속층의 두께는 합금층의 두께와 동일하거나 그보다 두꺼운 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 11】

제1항에 있어서,

상기 합금층 상에 형성되며, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층을 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 12】

제11항에 있어서,

상기 제2 금속층의 두께는 500Å 내지 10000Å임을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 13】

질화갈륨계 반도체 물질을 성장시키기 위한 기판을 마련하는 단계;

상기 기판 상에 제1 도전형 질화갈륨계 반도체 물질로 하부 클래드층을 형성하는 단계;

상기 하부 도전형 클래드층 상에 언도프된 질화갈륨계 반도체 물질로 활성층을 형성하는 단계;

상기 활성층 상에 제2 도전형 질화갈륨계 반도체 물질로 상부 클래드층을 형성하는 단계;

상기 적어도 상부 클래드층과 활성층의 일부영역을 제거하여 상기 하부 클래드층의 일부를 노출시키는 단계; 및

상기 상부 클래드층 상면에 수소저장합금으로 이루어진 합금층을 형성하는 단계를 포함하는 질화갈륨계 반도체 발광소자 제조방법.

【청구항 14】

제13항에 있어서, 상기 합금층을 형성하는 단계는,

상기 상부 클래드층 상면에, Mn 계열 수소저장합금, La 계열 수소저장합금, Ni 계열 수소저장합금 및 Mg 계열 수소저장합금으로 구성된 그룹으로부터 선택된 일 합금으로 이루어진 합금층을 형성하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 15】

제14항에 있어서,

상기 Mn 계열 수소저장합금은 MnNiFe 또는 MnNi임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 16】

제14항에 있어서,

상기 La 계열 수소저장합금은 LaNi_5 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 17】

제14항에 있어서,

상기 Ni 계열 수소저장합금은 ZnNi , MgNi 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 18】

제14항에 있어서,

상기 Mg 계열 수소저장합금은 ZnMg 임을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 19】

제13항에 있어서, 상기 합금층을 형성하는 단계는,

상기 상부 클래드층 상에 10Å 내지 100Å의 두께로 합금층을 형성하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 20】

제13항에 있어서, 상기 합금층을 형성하는 단계는,

상기 상부 클래드층 상에 합금층을 전자빔 증발법(E-beam evaporator)에 의해 성장시키는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 21】

제13항에 있어서,

상기 상부 클래드층 표면을 400℃ 이하의 온도에서 UV 처리, 플라즈마 처리 또는 열처리 하는 단계를 더 포함하는 질화갈륨계 반도체 발광소자 제조방법.

【청구항 22】

제13항에 있어서,

상기 합금층 상에, Au, Pt, Ir 및 Ta로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제1 금속층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 23】

제22항에 있어서, 상기 제1 금속층을 형성하는 단계는,

상기 합금층 상에, 100Å 이하의 두께로 제1 금속층을 형성하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자.

【청구항 24】

제22항에 있어서, 상기 제1 금속층을 형성하는 단계는,

상기 합금층 상에 제1 금속층을 전자빔 증발법에 의해 성장시키는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 25】

제22항에 있어서, 상기 제1 금속층을 형성하는 단계는,

상기 제1 금속층의 두께가 상기 합금층의 두께와 동일하거나 그보다 두껍게 제1 금속층을 형성하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 26】

제13항에 있어서,

상기 합금층 및 제1 금속층을 열처리하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 27】

제26항에 있어서, 상기 합금층 및 제1 금속층을 열처리하는 단계는,

200℃ 이상의 온도로 적어도 10초 동안 상기 합금층 및 제1 금속층을 열처리하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 28】

제13항에 있어서,

상기 합금층 상에, Rh, Al 및 Ag로 구성된 그룹으로부터 선택된 일 금속으로 이루어진 제2 금속층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 29】

제28항에 있어서, 상기 제2 금속층을 형성하는 단계는,

상기 합금층 상에, 500Å 내지 10000Å의 두께로 제2 금속층을 형성하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 30】

제28항에 있어서, 상기 제2 금속층을 형성하는 단계는,

상기 합금층 상에 제2 금속층을 전자빔 증발법에 의해 성장시키는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【청구항 31】

제13항에 있어서, 상기 질화갈륨계 반도체 발광소자의 제조방법은,

상기 합금층 및 제2 금속층을 열처리하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

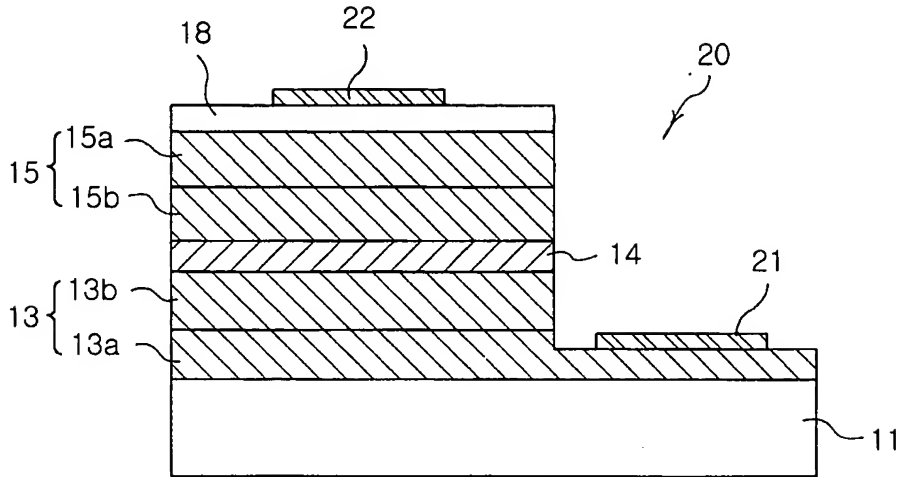
【청구항 32】

제31항에 있어서, 상기 합금층 및 제2 금속층을 열처리하는 단계는,

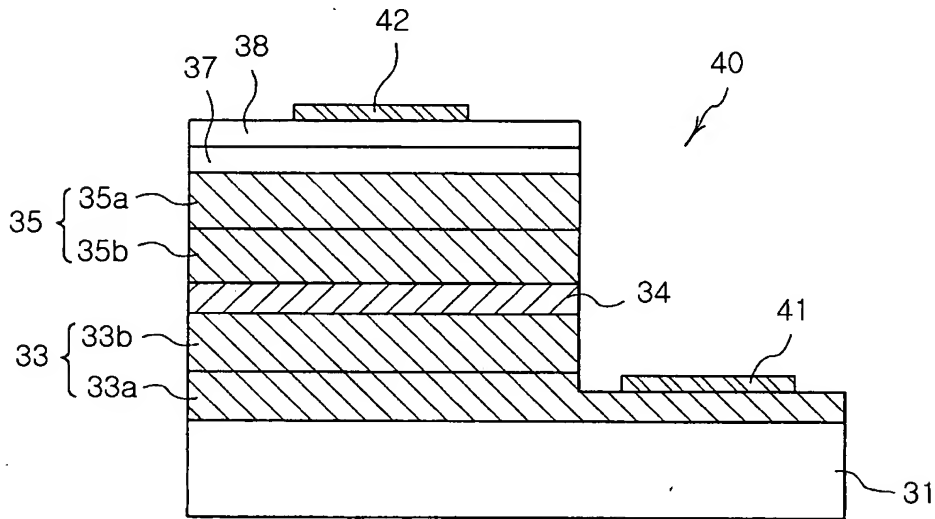
200℃ 이상의 온도로 적어도 10초 동안 상기 합금층 및 제2 금속층을 열처리하는 단계인 것을 특징으로 하는 질화갈륨계 반도체 발광소자의 제조방법.

【도면】

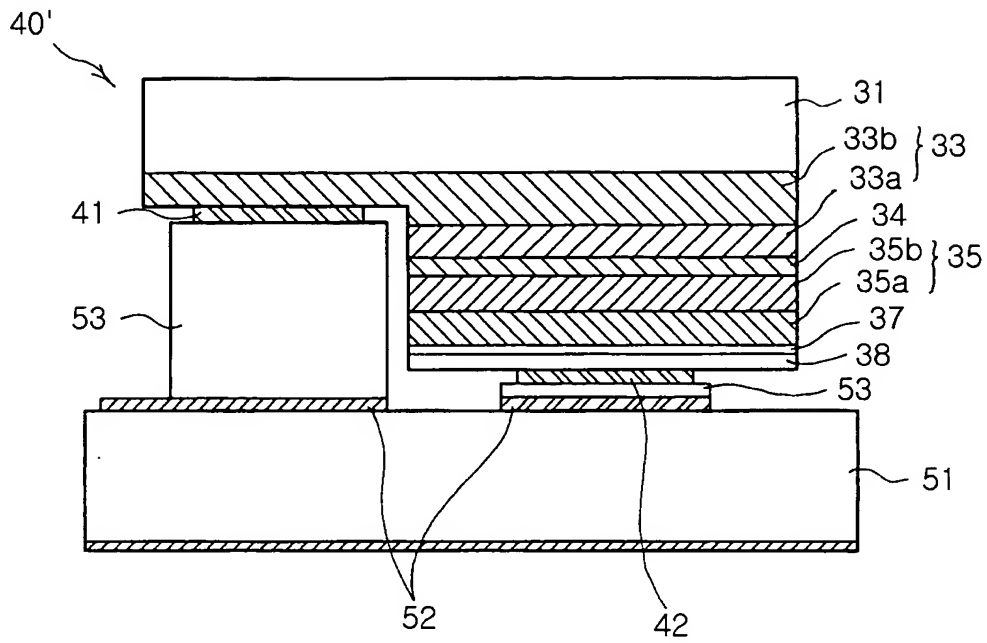
【도 1】



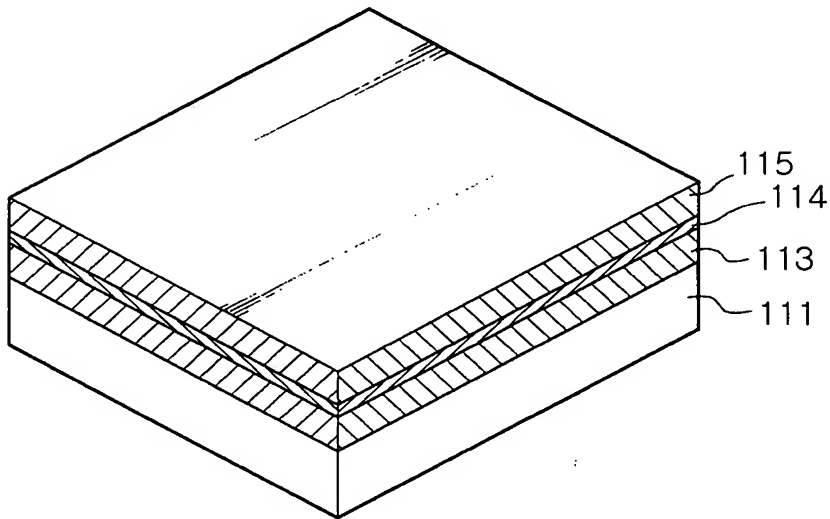
【도 2】



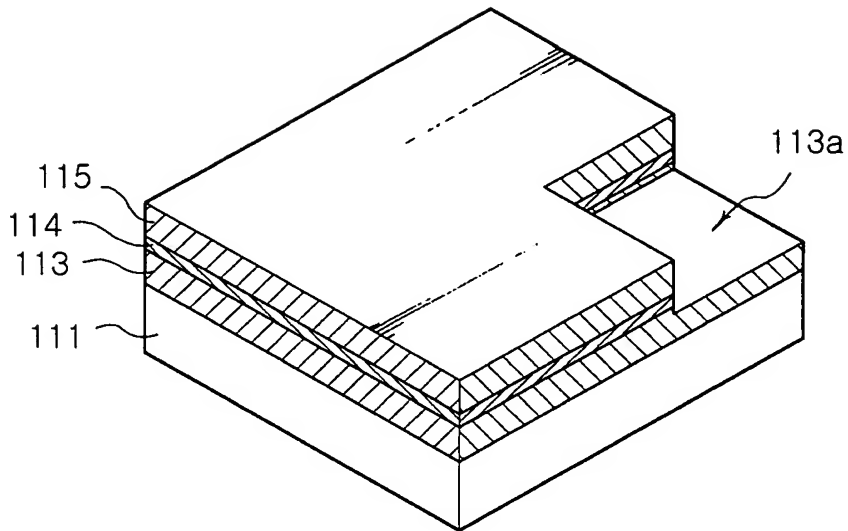
【도 3】



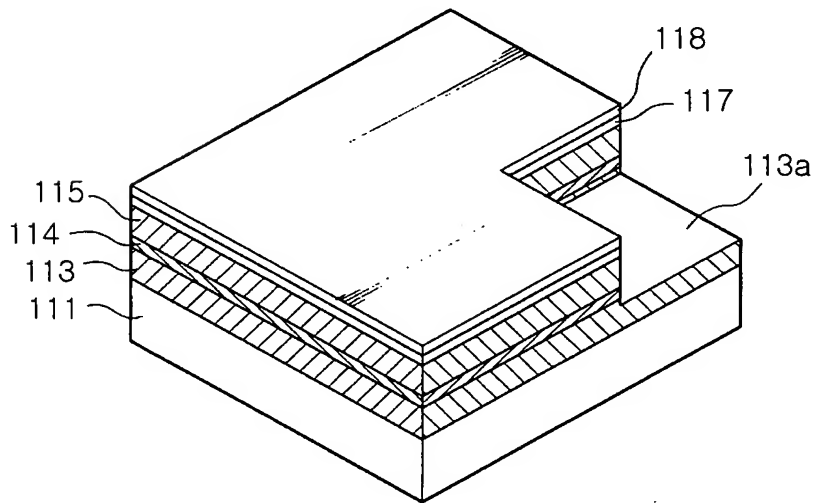
【도 4a】



【도 4b】



【도 4c】

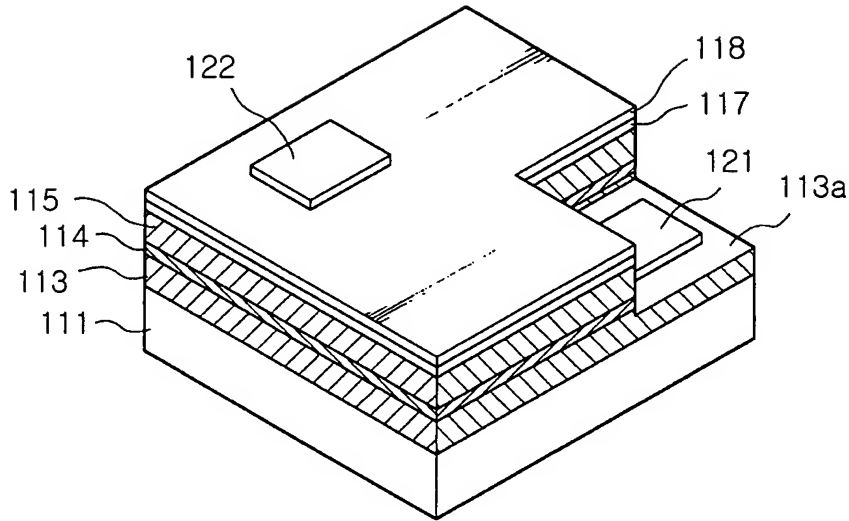




1020030070608

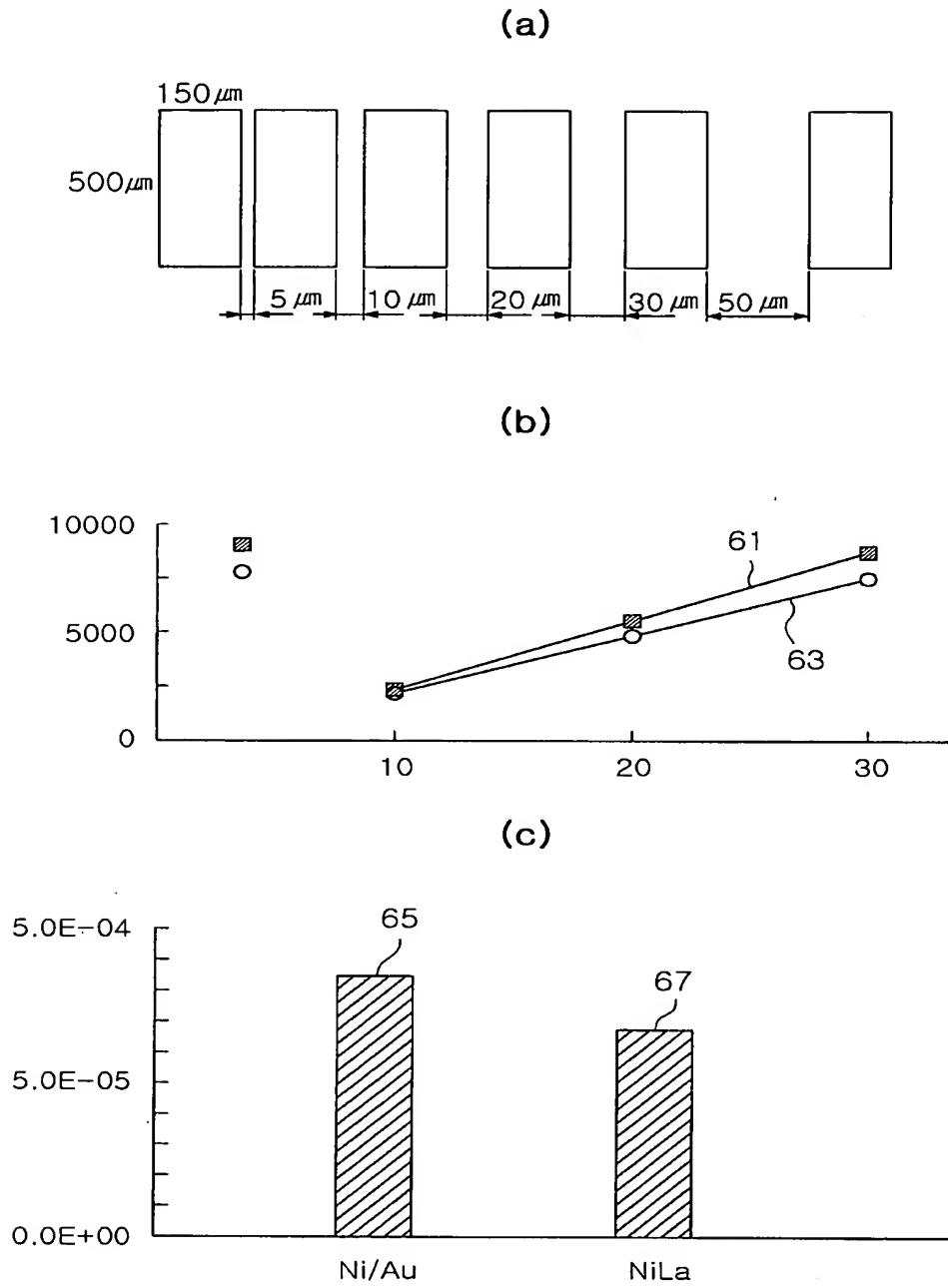
출력 일자: 2003/11/18

【도 4d】





【도 5】





【도 6】

